## (19) 中华人民共和国国家知识产权局



# (12) 发明专利



(10) 授权公告号 CN 112981535 B(45) 授权公告日 2021.08.24

- (21)申请号 202110421403.3
- (22)申请日 2021.04.20
- (65) 同一申请的已公布的文献号 申请公布号 CN 112981535 A
- (43) 申请公布日 2021.06.18
- (73) 专利权人 北京科技大学地址 100083 北京市海淀区学院路30号专利权人 北京科技大学顺德研究生院
- (72)发明人 郑宇亭 李成明 刘思彤 张钦睿 魏俊俊 刘金龙 陈良贤
- (74) 专利代理机构 北京市广友专利事务所有限 责任公司 11237

代理人 张仲波

(51) Int.Cl. *C30B 29/40* (2006.01) *C23C 14/02* (2006.01) C23C 14/06 (2006.01)
C23C 14/35 (2006.01)
C23C 16/27 (2006.01)
C23C 16/30 (2006.01)
C23C 16/56 (2006.01)
C30B 25/18 (2006.01)
C30B 33/02 (2006.01)

(56)对比文件

US 2013126903 A1,2013.05.23

CN 102851733 A,2013.01.02

郑宇亭.金刚石表面状态控制及应用基础研 究.《中国博士学位论文全文数据库 工程科技I 辑》.2021,(第2期),

张营营等.金刚石自支撑膜衬底制备A1N薄 膜的性能.《材料热处理学报》.2011,第32卷(第8 期),1-5.

审查员 王晓燕

权利要求书1页 说明书5页 附图1页

(54) 发明名称

一种金刚石基氮化镓复合衬底的制备方法 (57) **摘要** 

本发明提供一种金刚石基氮化镓(GaN)复合 衬底的制备方法,属于半导体材料制备领域。先 将金刚石膜通过摩擦抛光使表面粗糙度低于0.5 nm。接着基于真空互联射频磁控溅射和分子束外 延技术进行双腔室薄膜镀制。当真空度达到1× 10<sup>-5</sup> Pa后通入Ar和N<sub>2</sub>并保持工作真空度为0.3-0.5 Pa,金刚石衬底温度在400℃-600℃,射频功 率在400-500 W条件下沉积高取向c-A1N薄层10 nm-200 nm。随后将衬底移至分子束外延腔室,沉 积20 nm-50 nm的GaA1N过渡层后,提高温度至 700-900℃沉积所需厚度的GaN单晶层。最后对所 得衬底保温处理,得到高质量金刚石基氮化镓复 合衬底。



1.一种金刚石基氮化镓复合衬底的制备方法,其特征在于,通过对微波等离子体或直流电弧等离子体CVD制备的大尺寸高质量CVD多晶金刚石膜进行三维动态摩擦抛光,使金刚石表面粗糙度低于0.5 nm;接着基于真空互联双腔室射频磁控溅射和分子束外延技术分别 镀制高取向的c-A1N薄层,GaA1N过渡层及所需厚度的GaN单晶层,得到大尺寸高质量金刚石 基GaN复合衬底,具体包括以下步骤:

步骤1:大尺寸金刚石基底的表面平整化控制及清洗;

采用高速三维动态摩擦抛光技术,利用界面摩擦高热及金属催化有效克服多晶金刚石的晶向各异性带来的抛光硬度;并在抛光后对样品进行酸煮及超声波清洗,去除表面杂质及污染;所述的大尺寸金刚石基底的表面平整化控制及清洗的方法中金刚石基底为微波等离子体或直流电弧等离子体CVD制备的多晶金刚石膜;所采用的高速三维动态摩擦抛光条件为外加载荷0.3 MPa-0.4 MPa,催化金属盘相对线性滑动速度在30 m/s-40 m/s,样品自传速度每两分钟到五分钟转动90°,最终达到金刚石表面粗糙度低于0.5 nm;

步骤2:金刚石基底表面c-A1N薄层的镀制;

将金刚石基底置于真空互联磁控溅射腔室中进行c-A1N的镀制,得到厚度为10 nm-200 nm;所述金刚石基底表面c-A1N的镀制需在真空度达到1 × 10<sup>-5</sup> Pa至1 × 10<sup>-7</sup> Pa后通入 原子比为10:3至12:3的Ar和N<sub>2</sub>并保持工作真空度为0.3-0.5 Pa,控制金刚石衬底温度在 400℃-600℃,射频功率在400-500 W条件下沉积高取向的c-A1N至10 nm-200 nm;

步骤3:GaAlN过渡层的镀制;

在真空互联条件下,将镀制有c-A1N的金刚石基底在相同的真空条件下移至真空互联 分子束外延腔室中沉积20 nm-50 nm的GaA1N过渡层;所述的GaA1N过渡层的镀制条件为 600-800℃及工作真空度为1 ×  $10^{-2}$  Pa至1 ×  $10^{-5}$  Pa;

步骤4:GaN单晶层的镀制;

在真空互联分子束外延腔室中沉积所需厚度的GaN单晶层,沉积完成后以3-10℃/min 的速度缓慢降低温度至室温后将复合衬底取出;所述的GaN单晶层的镀制条件为700-900℃ 及工作真空度为1 × 10<sup>-2</sup> Pa至1 × 10<sup>-5</sup> Pa;

步骤5:复合衬底的保温退火热处理;

沉积完成后对所得复合衬底在高真空或保护气氛环境下以600-900℃保温处理2-10 h。

2.如权利要求1所述的金刚石基氮化镓复合衬底的制备方法,其特征在于,步骤5所述 的保温退火热处理条件为真空度达到1 × 10<sup>-5</sup> Pa至1 × 10<sup>-7</sup> Pa,或者在Ar气氛保护条 件下进行;升温速率需保持在5-20℃/min,在达到预设保温温度并保持,在完成热处理后以 3-10℃/min缓慢冷却直至室温。

### 一种金刚石基氮化镓复合衬底的制备方法

#### 技术领域

[0001] 本发明属于半导体材料制备领域,涉及一种金刚石基氮化镓复合衬底的制备方法。

#### 背景技术

[0002] GaN作为继Si和GaAs之后的第三代半导体材料,具有禁带宽度大、击穿电场强度 高、饱和电子速度大、热导率高以及抗辐射能力强等特点。在白光LED、短波长激光器、紫外 探测器以及高温大功率器件等领域均具有极高的应用价值和发展前景。由于GaN特殊的稳 定性(熔点2791 K,融解压4.5 GPa),自然界缺乏天然的GaN体单晶材料,当前的主要工作都 是在SiC、Si、金刚石等衬底上异质外延进行的。然而由于GaN与衬底间的晶格错配和热失配 问题,会导致异质外延GaN薄膜中具有高的位错密度。位错会形成非辐射复合中心和光散射 中心,大大降低光电子器件的发光效率。除此之外,异质外延也会给器件带来了一些其他的 问题,例如解理困难、散热性差等。因此开发适合规模制造的GaN优质衬底材料工艺对发展 GaN半导体器件产业至关重要。GaN功率器件的高频、高功率性能优势由于有源区结热问题 而未能充分发挥,传统衬底及封装散热技术难以解决目前的热瓶颈难题。而且在尺寸不断 小型化和功率不断增大的发展趋势下,GaN基微波功率器件的可靠性和稳定性受到严重挑 战,其中最主要的原因是 GaN基功率器件随着功率密度的增加,芯片有源区的热积累效应 迅速增加,导致其各项性能指标迅速恶化,使其大功率优势未能充分发挥。受传统封装散热 技术的限制无法解决这一难题,必须从GaN器件近端结热区着手提升其热传输能力。

[0003] 高质量金刚石的导热系数至少大于1500 W/(m・K),甚至达到2000 W/(m・K)。与 传统的SiC基GaN功率器件相比,金刚石衬底 GaN 器件具有更高的散热能力,并且有望实现 GaN 基功率器件的小型化和大功率化,从而促进在射频功率器件和微波功率器件相关领域 的广泛应用。金刚石基GaN器件在散热等热物性方面的优越性能使其成为半导体光电子器 件和高频、高压、高温功率电子器件设备的最优材料。然而,在金刚石衬底上直接外延生长 GaN结构这种方法生长难度大。金刚石衬底与 GaN 外延层的结合技术并未成熟,还存在许 多难题亟需解决,距离产业化尚有距离。主流的低温键合技术和 GaN外延层背面直接沉积 金刚石制备金刚石衬底 GaN 晶片外存在着工艺复杂及金刚石生长所须的氢等离子体环境 损伤GaN的问题。针对金刚石衬底与 GaN外延层结合技术的研究需要克服一些当前的技术 瓶颈:1) 低温键合技术进行技术提升以降低金刚石加工成本,实现键合层的低热阻和高质 量键合强度标;2) 针对GaN外延层背面沉积技术,通过GaN外延层的高效率转移,提高金刚石 形核层热导率,实现GaN外延层沉积金刚石衬底的大面积为研究方向;3) 其他技术手段主要 存在单晶金刚石衬底尺寸小、纳米金刚石钝化层沉积工艺与器件加工的兼容性等问题,这 都将极大限制这些技术手段的发展和应用。

#### 发明内容

[0004] 本发明目的是为了避免低温键合技术和GaN外延层背面直接沉积金刚石存在的工

艺复杂性及金刚石生长所须的氢等离子体环境损伤GaN的问题。

[0005] 本解决上述技术问题,本发明提供如下技术方案:

[0006] 一种金刚石基氮化镓复合衬底的制备方法,通过对微波等离子体或直流电弧等离子体CVD制备的大尺寸高质量CVD多晶金刚石膜进行三维动态摩擦抛光,使金刚石表面粗糙度低于0.5 nm;接着基于真空互联双腔室射频磁控溅射和分子束外延技术分别镀制高取向的c-A1N薄层,GaA1N过渡层及所需厚度的GaN单晶层,得到大尺寸高质量金刚石基GaN复合衬底,具体包括以下步骤:

[0007] 步骤1:大尺寸金刚石基底的表面平整化控制及清洗;

[0008] 采用高速三维动态摩擦抛光技术,利用界面摩擦高热及金属催化有效克服多晶金 刚石的晶向各异性带来的抛光硬度;并在抛光后对样品进行酸煮及超声波清洗,去除表面 杂质及污染;

[0009] 步骤2:金刚石基底表面c-A1N薄层的镀制;

[0010] 将金刚石基底置于真空互联磁控溅射腔室中进行c-A1N的镀制,得到厚度为10 nm-200 nm;

[0011] 步骤3:GaA1N过渡层的镀制;

[0012] 在真空互联条件下,将镀制有c-A1N的金刚石基底在相同的真空条件下移至真空 互联分子束外延腔室中沉积20 nm-50 nm的GaA1N过渡层;

[0013] 步骤4:GaN单晶层的镀制;

[0014] 在真空互联分子束外延腔室中沉积所需厚度的GaN单晶层。沉积完成后以3-10℃/ min的速度缓慢降低温度至室温后将复合衬底取出;

[0015] 步骤5:复合衬底的保温退火热处理;

[0016] 沉积完成后对所得复合衬底在高真空或保护气氛环境下以600-900℃保温处理2-10 h。

[0017] 进一步地,步骤1所述的多晶金刚石为微波等离子体或直流电弧等离子体CVD制备的多晶金刚石膜,所采用的高速三维动态摩擦抛光的外加载荷0.3 MPa-0.4 MPa,催化金属盘相对线性滑动速度在30 m/s-40 m/s,样品自传速度每两分钟到五分钟转动90°,最终达到金刚石表面粗糙度低于0.5 nm。

[0018] 进一步地,步骤2所述的生长步骤为在真空度达到1 × 10<sup>-5</sup> Pa至1 × 10<sup>-7</sup> Pa后 通入原子比为10:3至12:3的Ar和N<sub>2</sub>并保持工作真空度为0.3-0.5 Pa,控制金刚石衬底温度 在400℃-600℃,射频功率在400-500 W条件下沉积高取向的c-AlN至10 nm-30 nm。

[0019] 进一步地,步骤3所述的GaA1N过渡层的镀制为在600-800℃及工作真空度为1 × 10<sup>-2</sup> Pa至1 × 10<sup>-5</sup> Pa条件下进行。

[0020] 进一步地,步骤4所述的GaN过渡层的镀制为在700-900℃及工作真空度为1 × 10<sup>-2</sup> Pa至1 × 10<sup>-5</sup> Pa条件下进行。

[0021] 进一步地,步骤5所述的保温退火热处理步骤所需的真空度达到1 × 10<sup>-5</sup> Pa至1 × 10<sup>-7</sup> Pa,或者在Ar气氛保护条件下进行。升温速率需保持在5-20℃/min,在达到预设保 温温度并保持,在完成热处理后以3-10℃/min缓慢冷却直至室温。

[0022] 本发明方法特点是首先将大尺寸高质量CVD多晶金刚石膜通过三维动态摩擦抛光 使表面粗糙度低于0.5 nm。接着基于真空互联射频磁控溅射和分子束外延技术进行双腔室

薄膜镀制。当真空度达到1 × 10<sup>-5</sup> Pa至1 × 10<sup>-7</sup> Pa后通入原子比为10:3至12:3的Ar和N<sub>2</sub> 并保持工作真空度为0.3-0.5 Pa,金刚石衬底温度在400℃-600℃,射频功率在400-500 W 条件下沉积高取向c-A1N薄层至10 nm-200 nm。随后在真空互联条件下将衬底移至分子束 外延腔室,在600-800℃及工作真空度为1 × 10<sup>-2</sup> Pa至1 × 10<sup>-5</sup> Pa条件下沉积20 nm-50 nm的GaA1N过渡层后,提高温度至700-900℃沉积所需厚度的GaN单晶层后缓慢降温至室温。 最后对所得衬底以600-900℃保温处理2-10 h,得到高质量金刚石基GaN复合衬底。

[0023] 本发明实施过程的关键在于:

[0024] 1)金刚石衬底的晶体质量对A1N的c轴取向生长有重要影响。金刚石的表面缺陷, 如非晶相,会使A1N的生长方向偏离c轴,导致晶粒取向的无序,进而影响随后A1GaN和GaN薄 膜的质量。高速摩擦抛光在高效地实现多晶金刚石和单晶金刚石超平滑的过程控制及优化 对于金刚石品质控制和应用至关重要。界面高速摩擦高热及金属催化能够有效促进金刚石 表面氧化石墨化实现金刚石表面平整控制。然而过高的载荷或滑动速度可能会带来不可避 免的表面/亚表面晶体损伤。基于优化得到的适中的外加载荷能够避免表面的不均匀平整 化和载荷冲击所致碎片以及表面解理裂纹的生成和扩展,且同时结合适中的抛光线速度能 够得到光洁且平整度的金刚石表面形貌。此外每两分钟到五分钟样品转动90°能够避免单 一方向的划痕,使多晶样品每个晶粒区域所呈现出的抛光各向异性能够被均匀地、有效地 抛光,实现三维动态高效平整化控制,使多晶金刚石能够达到均方根粗糙度小于0.5 nm。

[0025] 2) A1N的磁控溅射制备高取向高质量薄层对随后的GaA1N和GaN层的质量同样至关重要。金刚石的晶粒尺寸对A1N的取向生长影响不大。影响薄膜最终性能的是A1N形核与初始生长的界面,除了金刚石表面质量外,存在从随机取向A1N晶粒到c轴心取向A1N晶粒的过渡区。合理的基底温度、气源气氛比例、沉积真空度等因素同样决定这c-A1N的形成和过渡区的厚度。

[0026] 3) 真空互联磁控溅射和分子束外延的联通样品传递与真空连续镀层对高质量薄 层生长及避免界面污染至关重要。在相同的背景真空条件下不仅能够保证界面的绝对纯 净,也能够有效降低可能出现的位错扩展与衍生密度,更有利于界面原子排布的平衡分布, 提高各薄层的晶体质量。

[0027] 4) GaA1N和GaN的镀制采用分子束外延分别在600-800℃和700-900℃的温度下实现高质量GaN的生长,从而可以在制备过程中对生成GaA1N及GaN膜的厚度进行精确控制。而且外延生长温度在相对适中的条件下可以降低界面上因不同热膨胀系数而引入的晶格缺陷。而过低的温度却不利于薄层的结晶和生长。

[0028] 5)需将沉积完成后得到金刚石基GaN复合衬底置于600-900℃条件下(GaA1N和GaN 生长温度范围内)进行真空或保护气体热处理以促进各薄膜及界面原子均匀排布,消除薄膜间的应力。

[0029] 本发明和现有技术相比所具有如下有益效果:

[0030] 本发明基于高质量大尺寸多晶自支撑金刚石膜及单晶金刚石片,提出一种金刚石基氮化镓(GaN)复合衬底的制备方法,本发明基于微波等离子体或直流电弧等离子体CVD技术制备的大尺寸高质量CVD多晶金刚石。采用优化三维动态摩擦抛光实现多晶金刚石表面的高效、高质的平整化控制,高温界面催化氧化与动态摩擦去除能够有效地得到表面粗糙度低于0.5 nm的多晶金刚石膜。由于GaN和A1N有着非常接近的晶格常数和热膨胀系数,随

后基于优化后的高真空磁控溅射制备实现c-A1N高取向薄层,能够在有效屏蔽多晶金刚石 表面可能存在的局域缺陷的同时实现界面失配效应的过渡减弱,逐渐形成c-A1N高质量单 一取向生长面。并通过真空互联高真空环境下镀制高质量GaA1N晶体薄层为实现GaN单晶薄 层提供了保证。本发明能够有效避免低温键合技术和GaN背面直接沉积金刚石存在的工艺 复杂性及金刚石生长所须的氢等离子体环境损伤GaN的问题。GaN和金刚石的晶格常数和热 膨胀系数差异巨大,同时晶界的存在给直接生长制备高质量GaN带来巨大困难。此外尽管单 晶金刚石质量相对更高,但是尺寸和成本的限制进一步阻碍了金刚石基GaN的制备与应用。 因此,该方法能够直接基于大尺寸多晶金刚石生长高质量GaN单晶,打破尺寸限制、避免高 导热GaN复合衬底的逆向制备,大幅度降低金刚石基GaN高功率电子器件的制备复杂性和过 程的不可控性。为实现更大尺寸、更高质量的GaN高功率、高集成电子器件及电路提供材料 制备参考。

#### 附图说明

[0031] 图1为本发明的一种金刚石基氮化镓复合衬底结构。

#### 具体实施方式

[0032] 实施例一

[0033] 通过微波等离子CVD技术制备高质量多晶金刚石自支撑膜。随之采用高速三维动态摩擦抛光技术,在外加载荷为0.3 MPa及适中的抛光线速度35 m/s能够得到光洁且平整度的金刚石表面形貌。其多晶金刚石能够达到粗糙度为0.46 nm。并在抛光后对样品进行酸煮及超声波清洗,去除表面杂质及污染。接着将金刚石基底置于真空互联磁控溅射腔室中进行c-A1N的镀制,在真空度达到1 × 10<sup>-7</sup> Pa后通入原子比为10:3的Ar和N<sub>2</sub>并保持工作真空度为0.3 Pa,控制金刚石衬底温度在500℃,射频功率在400 W条件下沉积高取向的c-A1N至20 nm。在真空互联条件下,将镀制有c-A1N的金刚石基底在相同的真空条件下移至真空互联分子束外延腔室中在700 ℃条件下沉积20 nm的GaA1N过渡层。接着在真空互联分子束外延腔室中在700 ℃条件下沉积20 nm的GaA1N过渡层。接着在真空互联分子束处距室中在800℃条件下沉积所需厚度的GaN单晶层。沉积完成后以5℃/min的速度降低温度至室温后取出。最后将所得复合衬底在高真空下设置升温速率需保持在10℃/min至800℃保温处理4 h,接着以3℃/min缓慢冷却直至室温。

[0034] 实施例二

[0035] 通过直流电弧等离子体CVD技术制备高质量多晶金刚石自支撑膜。随之采用高速 三维动态摩擦抛光技术,在外加载荷为0.35 MPa及适中的抛光线速度30 m/s能够得到光洁 且平整度的金刚石表面形貌。其多晶金刚石能够达到粗糙度为0.42 nm。并在抛光后对样品 进行酸煮及超声波清洗,去除表面杂质及污染。接着将金刚石基底置于真空互联磁控溅射 腔室中进行c-A1N薄层的镀制,在真空度达到1 × 10<sup>-6</sup> Pa后通入原子比为12:3的Ar和N<sub>2</sub>并 保持工作真空度为0.4 Pa,控制金刚石衬底温度在600℃,射频功率在500 W条件下沉积高 取向的c-A1N薄层至30 nm。在真空互联条件下,将镀制有c-A1N的金刚石基底在相同的真空 条件下移至真空互联分子束外延腔室中在700 ℃条件下沉积20 nm的GaA1N过渡层。接着在 真空互联分子束外延腔室中在900℃条件下沉积所需厚度的GaN单晶层。沉积完成后以3℃/ min的速度降低温度至室温后取出。最后将所得复合衬底在高真空下设置升温速率需保持

在15℃/min至700℃保温处理2 h,接着以5℃/min缓慢冷却直至室温。

[0036] 实施例三

[0037] 通过直流电弧等离子体CVD技术制备高质量多晶金刚石自支撑膜。随之采用高速 三维动态摩擦抛光技术,在外加载荷为0.3 MPa及适中的抛光线速度30 m/s能够得到光洁 且平整度的金刚石表面形貌。其多晶金刚石能够达到粗糙度为0.50 nm。并在抛光后对样品 进行酸煮及超声波清洗,去除表面杂质及污染。接着将金刚石基底置于真空互联磁控溅射 腔室中进行c-A1N薄层的镀制,在真空度达到1 × 10<sup>-6</sup> Pa后通入原子比为11:3的Ar和N<sub>2</sub>并 保持工作真空度为0.3 Pa,控制金刚石衬底温度在550℃,射频功率在500 W条件下沉积高 取向的c-A1N薄层至100 nm。在真空互联条件下,将镀制有c-A1N的金刚石基底在相同的真 空条件下移至真空互联分子束外延腔室中在800 ℃条件下沉积20 nm的GaA1N过渡层。接着 在真空互联分子束外延腔室中在900℃条件下沉积所需厚度的GaN单晶层。沉积完成后以3 ℃/min的速度降低温度至室温后取出。最后将所得复合衬底在高真空下设置升温速率需保 持在15℃/min至850℃保温处理3 h,接着以5℃/min缓慢冷却直至室温。



图1